

# A Durable and Energy Efficient Main Memory Using Phase Change Memory Technology

著者： Ping,Zhou and Bo,Zhao and Jun,Yang and Youtao,Zhang

出典： *International Symposium on Computer Architecture, pp.13-24. 2009.*

発表者： 高性能コンピューティング学講座 本多・近藤研究室 1053010 坂田 英

## 1 研究の概要

近年，メモリ性能の向上により，メモリの消費電力量が増大しており，解決策として不揮発性メモリが研究されている．しかし，不揮発性メモリは，現在主流のDRAMと比較して，寿命が短いことから，メインメモリとして用いることは難しいとされている．

本研究では，不揮発性メモリであるPCMをメインメモリに用いることで，消費電力量を削減し，課題であった寿命の短さを提案手法によって改善した．本研究で提案した手法は，Single Level Cell(SLC)のPCMでは平均22年ほど寿命を延ばすことができ，性能はDRAMに比べ平均5.7%低下したが，消費電力量では平均65%ほど削減することができた．

## 2 不揮発性メモリの原理

### 2.1 PCMメモリセル

PCMのメモリセルはDRAMと構造が似ているが，コンデンサではなく，可変抵抗器（ヒーターと相変化材料）により情報を記憶する点が異なる．ヒーターに電流を流し，ヒーターが相変化材料に熱を加えることで，材料の性質を変え，抵抗値を変化させる [1]．300 程度まで熱し，ゆっくり冷やすことで相変化材料が結晶相となり，高い抵抗値になる．一方600 程度まで熱すると，急激に冷えるため，相変化材料がアモルファス相となり低い抵抗値になる．この抵抗値の違いで，“1”か“0”の情報を表す [2]．

### 2.2 本研究の位置づけ

本研究では，不揮発性メモリの課題である寿命の短さを改善するために，性能低下を抑えつつ，寿命を拡張する新たな手法を提案する．

## 3 従来のDRAMアクセス

従来のDRAMはデータを書き込む時には，一行の全データをRow Bufferに一旦読みだし，必要なデータを書き換えた後に再びDRAMに書き戻す．そこから一部のデータしか書き換えられないため，冗長な書き込み動作が発生する．本研究では，この冗長な書き込み動作を削減することで，書き換え回数を減らし，寿命を改善する．

従来のDRAMメインメモリにおいてどの程度冗長な書き込み動作が発生しているかシミュレーションによって確認したところ，SLCでは平均85%ほど冗長な書き込み動作が発生していることが分かった．次章では，冗長な書き込み動作を削減する提案手法の実装について述べる．

## 4 冗長な書き込み動作の削減

図1のように，メモリセルの手前にRead Circuit，Write Circuit，XNORゲート，PMOSスイッチを実装する．以下に各部を説明する．

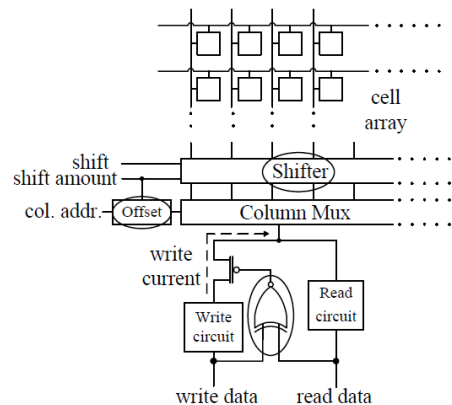


図1: 新たに提案した回路図

- Read Circuit  
現在メモリセルに格納しているデータを読み込み，XNORゲートに送信する．通常の読み込み動作では，そのままCPU側にデータを送信する．
- Write Circuit  
Writeデータを受け取り，XNORゲートに送信する．
- XNORゲート・PMOSスイッチ  
Read CircuitとWrite Circuitから送信されたデータを比較し，データが一致した時，PMOSスイッチがOFFになり，データの書き換えをブロックする．データが一致しなかった場合，PMOSスイッチがONになり，データを伝送する．

冗長な書き込み動作を削減した結果，特定のメモリセルに書き込み動作が集中し，そのメモリセルだけ速く寿命を迎えてしまう課題が発生した．

そこで，次章ではさらに書き込み動作を別のメモリセルにできるだけ均等に分散させるメカニズムを提案する．

## 5 書き込み動作の分散

### 5.1 Row shifting

*Row shifting* は、特定のメモリセルへの書き込み動作が集中した場合、行全体のメモリセルをそれぞれシフトするものである。シフトさせることで特定のメモリセルへ書き込み動作が集中することなく、それぞれのメモリセルに書き込み動作が分散される。本研究では、書き込み動作が 256 回発生した時に 1 回シフトするよう設定した。

前節で示した図 2 のように、cell array と column Mux の間に shifter を実装し、かつ専用にする。Write counter によって書き込み動作の回数をカウントし、256 回書き込み動作ごとに 1 回シフトすることで実現される。

### 5.2 Segment swapping

行全体に書き込み動作が集中した場合、*Row shifting* を用いても効果がないため、本研究では 2 つ目のメカニズムとして、*Segment swapping* を提案する。

*Segment swapping* は、仮想メモリ内での特定のセグメントに書き込み動作が集中した場合、そのセグメントにマッピングされている物理アドレスを、他のセグメントの物理アドレスと交換する。これにより、書き込み動作が集中しているメモリ中の行を別の行と交換することができるため、書き込み動作を分散することができる。

## 6 性能評価

### 6.1 評価環境

DRAM メインメモリと、本提案手法を実装した PCM メインメモリをベンチマークを用いて、シミュレーションソフトウェアである Simics によって性能、消費電力量、寿命について比較した。評価にあたって使用したベンチマークは SPEC2000, SEPC2006, SPLASH2, SPECWeb である。

### 6.2 評価結果

#### 6.2.1 性能の比較

図 2 は、性能の比較結果を示している。従来の DRAM メインメモリと比べ、平均で 5.7 % 性能が低下している。これは、DRAM に比べ PCM では読み込みの際のレイテンシが長いためである。

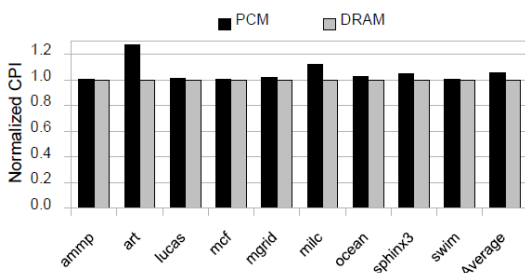


図 2: CPI 比較結果

#### 6.2.2 消費電力量の比較

図 3 は、消費電力量の比較結果を示している。従来の DRAM メインメモリと比べ、平均で 65 % 削減できた。これは、DRAM に比べ、PCM ではリーク電力を少なくできたため、消費電力を抑えることができたためである。また、提案手法の冗長な書き込み動作の削減から、書き込みにかかる消費電力を抑えることができたこともその一因である。

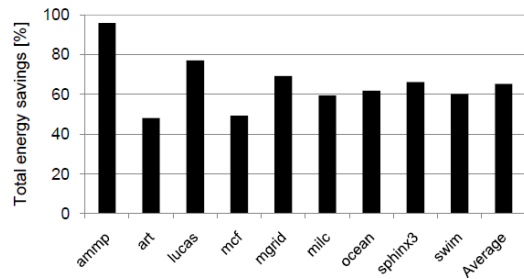


図 3: 消費電力量 (total) の比較結果

#### 6.2.3 PCM の寿命比較

図 4 は、PCM メインメモリと、本提案手法を実装した PCM メインメモリの寿命の比較結果を示している。平均を見ると提案手法を実装したことで、SLC では 22 年ほど寿命を拡張することができた。

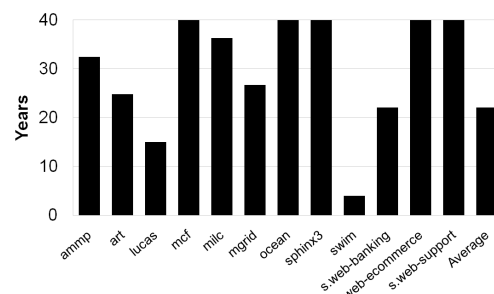


図 4: 寿命の比較結果

## 7 結論

本研究では、不揮発性メモリである PCM をメインメモリに用いることで、消費電力量を削減し、課題であった寿命の短さを提案手法によって改善した。本研究で提案した手法は、SLC の PCM では平均 22 年ほど寿命を延ばすことができ、性能は DRAM に比べ平均 5.7 % 低下したが、消費電力量では平均 65 % ほど削減することができた。

## 参考文献

- [1] F. Yeung, et al., "Ge2Sb2Te5 Confined Structures and Integration of 64Mb Phase-Change Random Access Memory," *Japanese Journal of Applied Physics*, pp.2691-2695, 2005.
- [2] A. Pirovano, A. Lacaíta, A. Benvenuti, F. Pellizzer, S. Hudgens, R. Bez, "Scaling Analysis of Phase-Change Memory Technology," *IEEE International Electron Devices Meeting*, pp. 29.6.1-29.6.4, 2003.